



RealView® Development Suite 용어집

이 용어집의 항목은 사전순으로 나열되어 있으며 기호와 숫자는 맨 끝에 나옵니다.

AAPCS

참고: Procedure Call Standard for the ARM® Architecture

ABI for the ARM Architecture(기본 표준)[BSABI]

ABI for the ARM Architecture는 ARM 아키텍처에 사용할 수 있는 관련 사양의 모음으로서, ARM 아키텍처 기반 실행 환경의 범위에서 이진 코드의 상호 작용을 규제합니다. 기본 표준은 상호 작용을 지원하기 위해 표준화되어야 하는 코드 생성 요소를 지정하며 C 및 C++ 컴파일러, 링커 및 런타임 라이브러리의 작성자와 공급업체를 대상으로 합니다.

ADS

참고: ARM Developer Suite™.

Advanced Microcontroller Bus Architecture(AMBA®)

고성능 32비트 및 16비트 임베디드 마이크로컨트롤러에 대한 칩 내부 통신 표준입니다.

AMBA

참고: Advanced Microcontroller Bus Architecture

Angel

ARM 아키텍처 기반 프로세서를 사용하는 하드웨어에서 실행되는 응용 프로그램을 개발하고 디버깅하는 데 사용할 수 있는 디버그 모니터입니다. Angel은 ARM 상태나 Thumb 상태에서 실행되는 응용 프로그램을 디버깅할 수 있습니다.

ARM Advanced SIMD Extension

ARM Advanced SIMD Extension은 ARMv7 아키텍처의 선택적 구성요소로서, 고급 미디어 및 신호 처리 응용 프로그램과 임베디드 프로세서를 대상으로 하는 64/128비트 복합 SIMD 기술입니다. 이 기술은 ARM 코어의 일부로 구현되지만 자체 시행 파일 라인에 있으며 ARM 코어 레지스터 뱅크와는 별도의 레지스터 뱅크가 있습니다.

ARM Advanced SIMD Extension은 정수, 고정 소수점 및 단정밀도 부동 소수점 SIMD 연산을 지원합니다. 이러한 명령어는 ARM과 Thumb-2 모두에서 사용할 수 있습니다.

ARM Advanced SIMD Extension은 ARM NEON 기술(NEON™)이라고도 합니다.

ARM Developer Suite(ADS)

소프트웨어 개발 응용 프로그램과 지원 설명서 및 예제로 구성된 제품군으로서, ARM 계열의 RISC 프로세서용 응용 프로그램을 작성하고 디버깅하는 데 사용할 수 있습니다. ADS는 RealView Development Suite(RVDS)로 대체되었습니다.

추가 참고: RealView Development Suite.

ARM eXtended Debugger(AXD)

ARM eXtended Debugger(AXD)는 Windows 플랫폼에서 실행되는 단일 프로세서 디버거입니다. AXD는 레거시 ARM7 및 ARM9 코어 모듈을 사용하는 Multi-ICE 및 RealView ARMulator ISS 디버그 타겟을 지원합니다.

추가 참고: ARM Symbolic Debugger, Multi-ICE®, RealView ARMulator® ISS 및 RealView Debugger

ARM MultiTrace™

ARM Real-Time Trace용 외부 컬렉션 장치

ARM Symbolic Debugger(armsd)

지원되는 모든 플랫폼에서 실행되는 명령 행 디버거입니다. armsd는 레거시 ARM7™ 및 ARM9™ 코어 모듈을 사용하는 RealView ARMulator ISS 디버그 타겟만 지원합니다.

추가 참고: ARM eXtended Debugger, RealView ARMulator ISS 및 RealView Debugger

ARM 명령어

ARM 상태에서 작동하는 ARM 프로세서의 연산을 인코딩하는 워드입니다. ARM 명령어는 워드로 정렬되어야 합니다.

추가 참고: Thumb® 명령어, Thumb-2 명령어 및 Thumb-2EE 명령어

ARM 상태

ARM 명령어를 실행하는 프로세서는 ARM 상태에서 작동합니다. BX, BLX와 같은 상태 변경 명령어가 실행되면 프로세서는 Thumb 상태로 전환되어 Thumb 명령어를 인식하게 됩니다.

추가 참고: Jazelle® 상태, Thumb 상태 및 ThumbEE 상태

armar ARM 라이브러리 생성기

armasm ARM 어셈블러

armcc ARM C 컴파일러

armlink ARM 링커

AXD 참고: ARM eXtended Debugger

BCD(보드/칩 정의) 파일

RealView Debugger와 관련된 문맥에서 BCD 파일은 타겟 개발 보드 또는 프로세서의 메모리 맵과 메모리에 매핑된 레지스터를 정의하는 데 사용되는 파일을 가리킵니다. RVDS에서는 ARM 개발 보드용 BCD 파일(예: AP.bcd)과 프로세서 코어 모듈용 BCD 파일(예: CM940T.bcd)이 다양하게 제공됩니다.

BSABI 참고: ABI for the ARM Architecture(기본 표준)

CFA 참고: 표준 프레임 주소

CodeWarrior IDE for RVDS

RealView Development Suite와 함께 제공되는 ARM 버전의 CodeWarrior IDE(통합 개발 환경)입니다. 여기에는 RVDS에서 제공되는 ARM 개발 도구와 관련된 설정 파일 및 샘플이 포함되어 있습니다.

CPSR 참고: 현재 프로세서 상태 레지스터

DCC 참고: 디버그 통신 채널

DWARF Debug With Arbitrary Record Format

ELF Executable and Linking Format

Embedded Trace Buffer™(ETB™)

Embedded Trace Buffer는 Embedded Trace Macrocell의 정보 캡처 기능을 확장하는 코어 내부 논리를 제공합니다.

Embedded Trace Macrocell™(ETM)

하드웨어에 포함된 논리 블록으로서, 프로세서의 주소, 데이터 및 상태 신호에 연결됩니다. ETM은 압축된 프로토콜에서 트레이스 포트를 통해 분기 주소와 데이터 및 상태 정보를 브로드캐스팅합니다. ETM에는 트레이스 출력을 트리거하고 필터링하는 데 사용되는 리소스가 포함되어 있습니다.

EmbeddedICE® 논리

EmbeddedICE 논리는 ARM 아키텍처 기반 프로세서를 위한 TAP 기반 디버그 지원을 제공하는 칩 내부 논리 블록입니다. JTAG 인터페이스를 사용하여 ARM 아키텍처 기반 프로세서의 TAP 컨트롤러를 통해 EmbeddedICE 논리에 액세스할 수 있습니다.

추가 참고: IEEE1149.1

ETB 참고: Embedded Trace Buffer

ETM 참고: Embedded Trace Macrocell

ETV 참고: 확장 타겟 가시성

FIQ 고속 인터럽트

fromelf	ARM 이미지 변환 유틸리티입니다. 이 유틸리티는 ELF 형식의 입력 파일을 받아 다양한 출력 형식으로 변환합니다. fromelf는 코드 및 데이터 크기와 같이 입력 이미지에 대한 텍스트 정보도 생성할 수 있습니다.
GCC	GNU 컴파일러 컬렉션(GNU Compiler Collection)
GDB	GNU 디버거(GNU Debugger)
GPIO	범용 입/출력(General Purpose Input/Output)
HSD	참고: 정지 시스템 디버그
ICE 확장 장치	EmbeddedICE 논리에 대한 하드웨어 확장으로서, 더 많은 브레이크포인트 장치를 제공 합니다.
IEEE 1149.1	TAP를 정의하는 IEEE 표준으로서, 정확한 표현은 아니지만 대개 JTAG라고 합니다.
Integrator	ARM 하드웨어 개발 플랫폼의 한 범위입니다. 프로세서와 로컬 메모리가 있는 코어 모듈을 사용할 수 있습니다.
IRQ	인터럽트 요청(Interrupt Request)
ISSM	참고: 명령어 세트 시스템 모델
IT 블록	16비트 Thumb-2 <i>If-Then</i> (IT) 명령어 다음에 최대 4개의 명령어가 나오는 블록입니다. 블록의 각 명령어는 조건부로 실행됩니다. 명령어의 조건은 모두 동일할 수도 있고 일부 명령어의 조건이 다른 명령어의 조건과 반대 개념일 수도 있습니다.
Jazelle	Jazelle 아키텍처는 기존 ARM 아키텍처를 확장하여 선택한 JVM(Java Virtual Machine)을 직접 실행할 수 있게 해 줍니다.
Jazelle 상태	Jazelle 바이트코드 명령어를 실행하는 프로세서는 Jazelle 상태에서 작동합니다. 추가 참고: ARM 상태, Thumb 상태 및 ThumbEE 상태
JTAG	Joint Test Action Group
JTAG 인터페이스 장치	ARM 도구와 관련된 문맥에서 RealView Development Suite의 하위 수준 명령을 프로세서에 대한 JTAG 신호(예: EmbeddedICE 논리 및 ETM)로 변환하는 프로토콜 변환기를 가리킵니다.
LVDS	저전압 디지털 신호(Low Voltage Digital Signaling)
MaxSim™ Explorer	MaxSim Explorer는 복잡한 시스템온칩(SoC) 디자인을 빠르게 모델링, 시뮬레이션 및 디버깅하는 데 사용할 수 있는 ARM MaxSim 도구 세트의 일부입니다. MaxSim 도구를 사용하여 만든 시스템 및 프로세서 모델은 MaxSim Explorer와 RealView Debugger를 함께 사용하여 디버깅할 수 있습니다.

MPCore	일반적인 단일 프로세서 코어로 제공되는 통합 SMP(대칭 다중 프로세서) 시스템입니다. 칩에는 캐시 일관성이 있는 최대 4개의 ARM1136J-S™ 기반 CPU가 포함되어 있습니다.
MPU	다중 프로세서 장치(Multi-Processor Unit)
Multi-ICE	임베디드 시스템을 디버깅하기 위한 JTAG 기반 도구입니다. Multi-ICE는 별도의 제품으로 구입해야 합니다.
MultiTrace	ARM Multi-ICE와 함께 작동하여 고수준 임베디드 프로세서 코어가 있는 첨단 시스템 온칩(SoC) 장치에서 실행되는 소프트웨어에 실시간 트레이스 기능을 제공합니다. MultiTrace 하드웨어는 별도의 제품으로 구입해야 합니다.
NEON	<i>참고:</i> ARM Advanced SIMD Extension
PC	프로그램 카운터(Program Counter)
PCH	<i>참고:</i> 사전 컴파일된 헤더(Precompiled Header)
Procedure Call Standard for the ARM Architecture(AAPCS)	
	<i>Procedure Call Standard for the ARM Architecture</i> 는 하위 루틴 호출에 레지스터와 스택이 사용되는 방식을 정의합니다.
PSR	<i>참고:</i> 프로세서 상태 레지스터
PU	보호 장치(Protection Unit)
RDI	<i>참고:</i> Remote Debug Interface
RealMonitor	타겟 응용 프로그램이나 RTOS(<i>Real-Time Operating System</i>)에 통합되는 작은 프로그램으로서, 응용 프로그램의 일부를 계속 실행하면서 타겟을 관찰하고 디버깅할 수 있도록 해 줍니다.

RealView ARMulator ISS(RVISS)

RealView Development Suite와 함께 제공되는 ARM 시뮬레이터 중 하나입니다.

RVISS는 다양한 ARM 프로세서의 명령어 세트와 아키텍처를 시뮬레이션하는 프로그램 모음입니다. RVISS는 명령어가 정확한 시뮬레이션을 제공하며 ARM 및 Thumb 실행 가능 프로그램을 비 네이티브 하드웨어에서 실행할 수 있도록 해 줍니다.

RVISS에서는 다음을 모델링하는 모듈을 제공합니다.

- ARM 프로세서 코어
- 프로세서에서 사용하는 메모리

이러한 각 요소에 대한 미리 정의된 대체 모델도 있습니다. 그러나 제공된 모델이 요구 사항에 맞지 않는 경우 사용자가 직접 모델을 만들 수도 있습니다.

추가 참고: RealView Simulator Broker

RealView Compilation Tools(RVCT)

RealView Compilation Tools는 소프트웨어 개발 응용 프로그램과 지원 설명서 및 예제로 구성된 제품군으로서, ARM 계열의 RISC 프로세서용 응용 프로그램을 작성하고 빌드하는 데 사용할 수 있습니다.

RealView Debugger

ARM Limited의 최신 디버거 소프트웨어로서, 디버그 에이전트를 사용하여 디버그 타겟에서 실행되는 소프트웨어의 실행을 검사하고 제어할 수 있게 해 줍니다. RealView Debugger는 Windows, 레드햇 리눅스 및 선 솔라리스 버전으로 제공됩니다.

RealView Debugger 트레이스

RealView Development Suite 제품의 일부로서, 실시간 프로그램 및 데이터 트레이스 기능을 추가하여 디버깅 기능을 확장시켜 줍니다. RealView Debugger 코드 창에서 사용할 수 있습니다.

RealView Development Suite(RVDS)

소프트웨어 개발 응용 프로그램과 지원 설명서 및 예제로 구성된 최신 제품군으로서, ARM 계열의 RISC 프로세서용 응용 프로그램을 작성하고 디버깅하는 데 사용할 수 있습니다.

추가 참고: ARM Developer Suite

RealView ICE(RVI)

ARM 아키텍처 기반 프로세서에서 실행되는 소프트웨어를 디버깅하는 JTAG 기반 디버거 솔루션입니다. RealView ICE는 별도의 제품으로 구입해야 합니다.

RealView Simulator Broker

RealView Simulator Broker는 로컬 시스템이나 원격 시스템의 RVISS 시뮬레이터 타겟에 연결할 수 있게 해 주는 실행 매체로서, 시뮬레이터에 대한 여러 개의 연결을 만드는 데도 사용할 수 있습니다.

추가 참고: RealView ARMulator ISS

RealView Trace(RVT)

ARM RealView ICE와 함께 작동하여 고수준 임베디드 프로세서 코어가 있는 첨단 시스템온칩(SoC) 장치에서 실행되는 소프트웨어에 실시간 트레이스 기능을 제공합니다. RealView Trace 하드웨어는 별도의 제품으로 구입해야 합니다.

Remote Debug Interface(RDI)

RDI(*Remote Debug Interface*)는 디버거와 디버그 에이전트 간의 ARM 표준 프로시저 인터페이스입니다. 디버거는 RDI를 통해 다음 항목과 일관된 방법으로 통신할 수 있습니다.

- 통신 링크를 통해 액세스할 수 있는 ARM 아키텍처 기반 프로세서를 사용하는 하드웨어에서 실행되는 디버그 모니터(예: Angel)
- 하드웨어 디버그 지원을 통해 ARM 아키텍처 기반 프로세서를 제어하는 디버그 에이전트(예: Multi-ICE)

Remote_A

Remote_A는 소프트웨어 프로토콜 변환기 및 구성 인터페이스입니다. Remote_A는 디버거의 RDI 1.5 소프트웨어 인터페이스와 Angel 타겟에서 사용하는 Angel 디버그 프로토콜 간의 변환을 수행하며, 직렬 또는 이더넷 인터페이스를 통해 통신할 수 있습니다.

ROPI

참고: 읽기 전용 위치 독립적

RVSD

참고: 실행 시스템 디버그

RVCT

참고: RealView Compilation Tools

RVDS

참고: RealView Development Suite.

RVISS

참고: RealView ARMulator ISS

RVT

참고: RealView Trace

RWPI

참고: 읽기/쓰기 위치 독립적

SDT

참고: Software Development Toolkit

Software Development Toolkit(SDT)

ARM 제품으로, 현재는 ADS 및 RVCT로 대체되었습니다.

SPSR

저장된 프로그램 상태 레지스터(Saved Program Status Register)

추가 참고: 프로그램 상태 레지스터

SVC

참고: 관리자 호출

SWI

참고: 관리자 호출

TAP

참고: Test Access Port

TAP 컨트롤러

테스트 목적으로 장치의 일부 또는 모든 영역에 액세스할 수 있게 해 주는 장치 논리입니다. 해당 회로 기능은 IEEE1149.1에 정의되어 있습니다.

추가 참고: Test Access Port 및 IEEE1149.1

TAPOp	Multi-ICE 서버와 클라이언트 간의 인터페이스 API 이름입니다.
TCM	강하게 결합된 메모리(Tightly Coupled Memory)
TDI	테스트 데이터 입력(Test Data Input)
TDO	테스트 데이터 출력(Test Data Output)
Thumb 명령어	Thumb 상태에서 작동하는 ARM 아키텍처 기반 프로세서의 연산을 인코딩하는 한 개 또는 두 개의 하프워드입니다. Thumb 명령어는 하프워드로 정렬되어야 합니다. 추가 참조: ARM 명령어, Thumb-2 명령어 및 Thumb-2EE 명령어
Thumb 상태	Thumb 명령어를 실행하는 프로세서는 Thumb 상태에서 작동합니다. BX, BLX와 같은 상태 변경 명령어가 실행되면 프로세서는 ARM 상태로 전환되어 ARM 명령어를 인식하게 됩니다. 추가 참조: ARM 상태, Jazelle 상태 및 ThumbEE 상태
Thumb-2 명령어	Thumb-2는 Thumb 명령어 세트가 대폭 향상된 것으로, ARMv6T2 및 ARMv7M 아키텍처에 의해 정의되어 있습니다. Thumb-2는 ARM 명령어 세트와 거의 동일한 기능을 제공합니다. 또한 16비트 명령어와 32비트 명령어를 모두 포함하며 성능은 ARM 코드와 비슷하지만 코드 밀도는 Thumb 코드와 비슷합니다. 추가 참조: ARM 명령어, Thumb 명령어 및 Thumb-2EE 명령어
Thumb-2EE 명령어	Thumb-2EE(<i>Thumb-2 Execution Environment</i>)는 ARMv7 아키텍처에 의해 정의되어 있습니다. Thumb-2EE 명령어 세트는 Thumb-2를 기반으로 하지만, 동적으로 생성되는 코드, 즉 실행 직전이나 실행 중에 장치에서 컴파일되는 코드에 보다 적합한 타겟이 되도록 몇 가지 사항을 변경하고 추가한 것입니다. 추가 참조: ARM 명령어, Thumb 명령어 및 Thumb-2 명령어
ThumbEE 상태	Thumb-2EE 명령어를 실행하는 프로세서는 ThumbEE 상태에서 작동합니다. 이 상태에서의 명령어 세트는 Thumb 명령어 세트와 거의 같습니다. 그러나 동작이 수정되거나 사용할 수 없게 된 명령어도 있으며 새로 사용할 수 있게 된 명령어도 있습니다. 추가 참조: ARM 상태, Jazelle 상태 및 Thumb 상태
TrustZone	신뢰할 수 있는 프로그램과 데이터를 운영 체제 및 응용 프로그램으로부터 분리할 수 있는 보안 실행 환경을 제공하는 ARM 기술에 최적화된 소프트웨어입니다. 추가 참조: 모니터 모드, 표준 상태, 표준 영역, 보안 상태 및 보안 영역
VFP	참고: 벡터 부동 소수점

VLSI

Very Large Scale Integration

관리자 호출(SVC)

프로세서에서 프로그래머가 지정한 하위 루틴을 호출하도록 하는 명령어로서, ARM 표준 C 라이브러리에서 세미호스팅을 처리하는 데 사용됩니다. SVC(관리자 호출)는 SWI(소프트웨어 인터럽트)를 대체합니다.

구현 시 정의됨

ARM 아키텍처와 관련된 문맥에서 동작이 아키텍처에서 정의되는 것이 아니라 개별 구현에서 정의되고 문서화되어야 함을 의미합니다.

단순 트레이스포인트

메모리 및 데이터 액세스에 대한 트리거포인트, 트레이스 시작점/끝점 또는 트레이스 범위를 설정할 수 있는 트레이스포인트 유형입니다.

추가 참고: 트레이스포인트

더블워드

ARM 아키텍처와 관련된 문맥에서 64비트 단위의 정보를 가리킵니다. 다른 언급이 없는 한 해당 내용은 부호가 없는 정수로 간주됩니다.

**데이터
브레이크포인트**

지정된 위치에 특정 방식으로 액세스할 때 활성화되는 브레이크포인트입니다. 이 브레이크포인트는 필요한 경우 지정된 위치에서 액세스되는 특정 데이터 값을 확인할 수도 있습니다.

추가 참고: 조건부 브레이크포인트, 하드웨어 브레이크포인트, 명령어 브레이크포인트, 소프트웨어 브레이크포인트 및 무조건 브레이크포인트

디버그 에이전트(DA)

디버그 에이전트는 타겟에 상주하며 RealView Debugger의 RSD(실행 시스템 디버그)에 대한 타겟 측 지원을 제공합니다. 디버그 에이전트는 스레드일 수도 있고 RTOS에 빌드되어 있을 수도 있습니다. 디버그 에이전트와 RealView Development Suite는 DCC(디버그 통신 채널)를 사용하여 서로 통신합니다. 따라서 프로그램을 중지하거나 디버그 상태로 전환하지 않고도 ICE 인터페이스를 사용하여 디버거와 타겟 간에 데이터를 전달할 수 있습니다.

추가 참고: 실행 시스템 디버그 및 디버그 통신 채널

디버그 통신 채널(DCC)

디버그 통신 채널은 타겟에서 프로그램 흐름을 중지하거나 디버그 상태로 전환하지 않고도 JTAG 인터페이스를 사용하여 RealView Development Suite와 EmbeddedICE 논리 간에 데이터를 전달할 수 있게 해 줍니다.

로드 뷰

이미지를 메모리로 로드했지만 아직 실행을 시작하지는 않았을 때의 영역 및 섹션 주소입니다.

루트 영역 이미지에서 로드 및 실행 주소가 동일한 영역입니다. 루트 영역이 아닌 영역은 로드 주소에서 실행 주소로 복사해야 하는 영역입니다.

리틀엔디안 ARM 아키텍처와 관련된 문맥에서 리틀엔디안은 워드의 최상위 바이트가 최하위 바이트보다 높은 주소에 나타나는 메모리 구성으로 정의됩니다.

추가 참조: 빅엔디안

메모리 힌트 ARM 아키텍처와 관련된 문맥에서 메모리 힌트 명령어는 프로그래머가 데이터를 실제로 로드하거나 저장하지 않고도 이후의 메모리 액세스에 대한 고급 정보를 메모리 시스템에 제공할 수 있게 해 주는 명령어를 가리킵니다.

명령어 레지스터(IR)

TAP 컨트롤러와 관련된 경우 TAP의 작업을 제어하는 레지스터입니다.

명령어 브레이크포인트

실행될 경우 브레이크포인트를 활성화하는 명령이 들어 있는 이미지 내의 위치입니다. 조건 한정자를 할당하면 브레이크포인트 활성화가 지연될 수 있으며 이후의 이미지 실행은 브레이크포인트에 할당된 작업에 따라 결정됩니다.

추가 참조: 조건부 브레이크포인트, 데이터 브레이크포인트, 하드웨어 브레이크포인트, 소프트웨어 브레이크포인트 및 무조건 브레이크포인트

명령어 세트 시스템 모델(ISSM)

RealView Development Suite와 관련된 문맥에서 ARM Cortex™ 계열의 프로세서를 시뮬레이션하는 모델 세트를 가리킵니다. 이러한 모델은 RealView Development Suite와 함께 제공됩니다.

모니터 모드

TrustZone®과 관련된 문맥에서 코어 상태를 보안 상태와 표준 상태 사이에서 전환하는 작업을 담당하는 ARM 모드를 가리킵니다. 모니터 모드와 *모니터 디버그 모드*를 혼동하지 마십시오.

추가 참조: 표준 영역, 표준 상태, 보안 상태, 보안 영역 및 TrustZone.

무조건 브레이크포인트

조건부 한정자가 할당되지 않은 브레이크포인트입니다. 이 브레이크포인트는 적중되는 즉시 활성화되지만 이후의 이미지 실행은 브레이크포인트에 할당된 작업에 따라 결정됩니다.

추가 참조: 조건부 브레이크포인트, 데이터 브레이크포인트, 하드웨어 브레이크 포인트, 명령어 브레이크포인트, 소프트웨어 브레이크포인트 및 무조건 브레이크포인트

벡터 부동 소수점(VFP)

하나의 명령으로 몇 개의 데이터 값을 처리할 수 있는 부동 소수점 보조 프로세서에 대한 표준입니다.

보드 파일

RealView Debugger에서 이 용어는 일반적으로 rvdebug.brd라고 하는 최상위 구성 파일을 가리키는 데 사용됩니다. 이 파일은 하나 이상의 다른 구성 파일을 참조합니다. 보드 파일에는 연결 수준 설정과 연결에 할당된 BCD(보드/칩 정의) 파일에 대한 참조가 들어 있습니다.

보안 상태

TrustZone과 관련된 문맥에서 SCR(보안 구성 레지스터) NS 비트가 0이거나 프로세서가 모니터 모드에 있을 때의 프로세서 상태를 가리킵니다. 이때 코어에서는 보안 영역과 표준 영역 모두에 액세스할 수 있습니다.

추가 참고: 모니터 모드, 표준 상태, 표준 영역, 보안 영역 및 TrustZone

보안 영역

TrustZone과 관련된 문맥에서 코어가 보안 상태에 있을 때만 액세스할 수 있는 모든 하드웨어(코어와 시스템 모두 포함)를 가리킵니다.

추가 참고: 모니터 모드, 표준 상태, 표준 영역, 보안 상태 및 TrustZone

브레이크포인트 장치

RealView Debugger와 관련된 문맥에서 다른 브레이크포인트 장치와 결합하여 복합 브레이크포인트를 생성하는 연결된 브레이크포인트 내의 한 장치를 가리킵니다.

추가 참고: 연결된 브레이크포인트

비니어

ARM 아키텍처와 관련된 문맥에서 프로세서 상태를 변경하거나 현재 프로세서 상태에서 도달할 수 없는 주소로 분기해야 할 때 하위 루틴 호출과 함께 사용되는 작은 코드 블록을 가리킵니다.

빅엔디안

ARM 아키텍처와 관련된 문맥에서 빅엔디안은 워드의 최하위 바이트가 최상위 바이트보다 높은 주소에 나타나는 메모리 구성으로 정의됩니다.

추가 참고: 리틀엔디안

사전 컴파일된 헤더(PCH)

사전 컴파일된 헤더 파일입니다. 사전 컴파일된 헤더를 사용하면 파일이 소스 파일에 포함될 때마다 컴파일러에서 파일을 컴파일할 필요가 없습니다.

세미호스팅

타겟에서 I/O 자체를 지원하지 않고 응용 프로그램 코드에서 이루어진 I/O 요청을 호스트 시스템에 전달할 때 사용하는 메커니즘입니다.

섹션

ARM 아키텍처 기반 프로세서를 타겟으로 하는 응용 프로그램과 관련된 문맥에서 이미지에 대한 소프트웨어 코드 또는 데이터의 블록을 가리킵니다.

추가 참고: 입력 섹션 및 출력 섹션

소프트웨어 브레이크 포인트

메모리의 명령어를 프로세서에서 예외 작업을 수행하도록 하는 명령어와 바꿈으로써 구현되는 브레이크포인트입니다. 명령어 메모리는 변경되므로 읽기 전용 메모리에서 명령어가 저장되는 위치에는 소프트웨어 브레이크포인트를 사용할 수 없습니다. 소프트웨어 브레이크포인트는 브레이크포인트가 활성화되어 있을 때도 인터럽트 처리를 계속할 수 있게 해주므로 실시간 시스템에서 사용하기에 적합합니다.

추가 참고: 조건부 브레이크포인트, 데이터 브레이크포인트, 하드웨어 브레이크 포인트, 명령어 브레이크포인트, 소프트웨어 브레이크포인트 및 무조건 브레이크포인트

스캐터 로딩

하나의 큰 블록을 사용하지 않고 코드 및 데이터 섹션의 그룹 및 주소를 개별적으로 할당하는 것을 의미합니다.

스택 포인터(SP)

정수 레지스터 R13

시뮬레이터

ARM 도구와 관련된 문맥에서 시뮬레이터는 소프트웨어에서 코어를 시뮬레이션하여 비 네이티브 명령어를 실행하는 프로그램을 가리킵니다.

추가 참고: 명령어 세트 시스템 모델, RealView ARMulator ISS

실행 매체

디버그 타겟 인터페이스의 일부인 실행 매체는 타겟에 대한 클라이언트 도구의 요청을 처리합니다.

실행 뷰

이미지를 메모리로 로드하고 실행을 시작한 후의 영역 및 섹션 주소입니다.

실행 시스템 디버그(RSD)

OS 인식 디버깅에 사용되는 RSD(실행 시스템 디버그)는 타겟이 실행되고 있을 때 디버깅할 수 있음을 의미합니다. 즉, 시스템 분석을 수행하기 전에 디버그 타겟을 중지할 필요가 없습니다. RSD에서는 타겟에 있는 DA(디버그 에이전트)를 사용하여 응용 프로그램에 액세스할 수 있습니다. 디버그 에이전트는 시스템의 다른 작업과 함께 일정이 예약되어 있습니다.

추가 참고: 디버그 에이전트 및 정지 시스템 디버그

에뮬레이터

타겟 연결 하드웨어와 관련된 문맥에서 에뮬레이터는 외부로 연결되는 핀을 에뮬레이션하여 실제 코어의 핀에 대한 인터페이스를 제공하며 사용자는 이를 사용하여 해당 핀에서의 신호를 제어하거나 조작할 수 있습니다.

연결된 브레이크포인트

RealView Debugger와 관련된 문맥에서 여러 개의 브레이크포인트 장치로 구성되는 복합 브레이크포인트를 가리킵니다.

추가 참고: 브레이크포인트 장치

연결된 트레이스포인트	RealView Debugger와 관련된 문맥에서 여러 개의 트레이스포인트 장치로 구성되는 복합 트레이스포인트를 가리킵니다. 추가 참고: 트레이스포인트 장치
영역	이미지에서 영역은 1-3개의 출력 섹션(RO, RW 및 ZI)으로 이루어진 연속적 시퀀스입니다. 영역은 일반적으로 ROM, RAM, 주변 장치와 같은 실제 메모리 장치에 매핑됩니다. 추가 참고: 루트 영역
예상할 수 없음	ARM 아키텍처와 관련된 문맥에서 예상할 수 없는 명령어의 결과는 신뢰할 수 없습니다. 예상할 수 없는 명령어나 결과는 보안 허점을 나타내서는 안 됩니다. 또한 예상할 수 없는 명령어가 프로세서나 시스템의 일부를 중단 또는 작동 중지시켜서는 안 됩니다.
워드	ARM 아키텍처와 관련된 문맥에서 1워드에는 연속된 4바이트에 들어 있는 값이 들어 있습니다. 즉, 워드는 32비트 단위의 정보입니다. 다른 언급이 없는 한 해당 내용은 부호가 없는 정수로 간주됩니다.
위치포인터	RealView Development Suite에서 위치포인터는 하드웨어 브레이크포인트입니다.
이미지	실행을 위해 프로세서로 로드할 수 있는 실행 가능한 파일입니다. 프로세서로 로드되어 실행 스레드를 부여받을 수 있는 이진 실행 파일입니다. 하나의 이미지에 여러 개의 스레드가 있을 수 있으며 이미지는 해당 이미지의 기본 스레드를 실행하는 프로세서와 관련되어 있습니다.
인터워킹	ARM 코드와 Thumb 코드 간의 분기를 가능하게 하는 작업 방법입니다.
읽기 전용 위치 독립적(ROPI)	ARM 아키텍처와 관련된 문맥에서 임의의 주소에 배치할 수 있는 코드 또는 읽기 전용 데이터를 가리킵니다.
읽기/쓰기 위치 독립적(RWPI)	ARM 아키텍처와 관련된 문맥에서 런타임에 변경할 수 있는 읽기/쓰기 가능한 데이터 주소를 가리킵니다.
임베디드 어셈블러	임베디드 어셈블러는 함수에 포함된 어셈블러 코드로서, 다른 C 또는 C++ 함수와 구별됩니다.
입력 섹션	코드 또는 초기화된 데이터를 포함하거나, 응용 프로그램이 시작되기 전에 0으로 설정해야 하는 메모리 조각을 설명합니다.

저장된 프로세서 상태 레지스터(SPSR)

가장 최근의 예외가 발생하기 전에 현재 프로세서 상태 레지스터에 있던 값의 복사본이 들어 있는 레지스터입니다. 각 예외 모드에 고유한 SPSR이 있습니다.

정의되지 않음

ARM 아키텍처와 관련된 문맥에서 정의되지 않은 명령어를 실행하려고 하면 정의되지 않은 명령어 예외가 발생합니다.

정지 시스템 디버그(HSD)

대개 OS 인식 디버깅에 사용되는 HSD(*정지 시스템 디버그*)는 타겟이 실행되고 있지 않을 때만 디버깅할 수 있음을 의미합니다. 시스템 분석을 수행하려면 먼저 타겟을 중지해야 합니다. 타겟이 중지된 경우 RealView Debugger에서는 타겟 메모리를 읽고 해석하여 OS 인식 정보를 제공합니다.

추가 참고: 실행 시스템 디버그

조건부 브레이크포인트

하나 이상의 조건 한정자가 할당된 브레이크포인트입니다. 이 브레이크포인트는 할당된 조건이 모두 충족될 때 활성화되며 할당된 작업 한정자에 따라 실행이 중지되거나 계속 실행됩니다. 조건은 일반적으로 브레이크포인트 위치의 범위에 있는 프로그램 변수의 값을 참조합니다.

추가 참고: 데이터 브레이크포인트, 하드웨어 브레이크포인트, 명령어 브레이크포인트, 소프트웨어 브레이크포인트 및 무조건 브레이크포인트

조사식

RealView Debugger에서 조사식은 사용자가 값의 변화를 확인할 수 있도록 디버거에서 각 단계 또는 브레이크포인트마다 표시해야 하는 변수 또는 식을 가리킵니다.

RealView Debugger 코드 창에는 조사식 창이 포함되어 있으며 여기에는 사용자가 정의한 위치포인트가 표시됩니다.

즉치값

명령어에서 직접 인코딩되어 명령어가 실행될 때 숫자 데이터로 사용되는 값입니다. 대부분의 ARM 및 Thumb 명령어에서는 작은 숫자 값을 해당 값에 대해 작동하는 명령어 내의 즉치값으로 인코딩할 수 있습니다.

출력 섹션

RO, RW 또는 ZI 특성이 동일한 입력 섹션의 연속적 시퀀스입니다. 이러한 섹션이 여러 개 모여 영역이라고 하는 더 큰 조각이 형성됩니다. 영역이 여러 개 모이면 실행 가능한 최종 이미지가 형성됩니다.

추가 참고: 영역

캡처 가능 스레드

캡처 가능 스레드는 RealView Development Suite에서 제어할 수 있는 모든 스레드입니다. 캡처 불가능 스레드라고 하는 특수 스레드는 RSD(실행 시스템 디버거)의 작업에 필수적이므로 디버거에서 제어할 수 없습니다. 캡처 불가능 스레드는 GUI에서 회색으로 표시됩니다.

추가 참고: 실행 시스템 디버거

코어 모듈

ARM Integrator™와 관련된 문맥에서 ARM 아키텍처 기반 프로세서와 로컬 메모리가 들어 있는 부가 개발 보드를 가리킵니다. 코어 모듈은 독립 실행형으로 실행되거나 Integrator 마더보드의 스택에서 실행될 수 있습니다.

추가 참고: Integrator

클러킹 제어

RealView ICE에서 클럭 신호를 보낸 후 다음 클럭 펄스를 생성하기 전에 반환되는 클럭을 기다릴 때 사용되는 기술입니다. 이 기술은 RealView ICE에서 제어 장치를 실행하여 다양한 신호 드라이브 기능과 케이블 길이에 맞춰 클러킹을 제어할 수 있게 해 줍니다.

타겟 매체

타겟 매체는 RealView Development Suite에 다양한 타겟에 대한 표준 인터페이스를 제공하여 디버거에서 디버거 코어 소프트웨어를 변경하지 않고도 새로운 타겟 유형에 쉽게 연결할 수 있도록 합니다.

타겟 액세스

RealView Debugger와 관련된 문맥에서 RealView Debugger와 타겟 하드웨어 간의 인터페이스로 사용되는 타겟 매체에 대한 액세스 지점을 가리킵니다.

트레이스포인트

트레이스포인트는 소스 코드 라인, 어셈블리 코드 라인 또는 메모리 주소에서 설정할 수 있습니다. RealView Development Suite에서는 다양한 트레이스포인트를 설정하여 트레이스되는 프로그램 정보를 정확하게 결정할 수 있습니다.

트레이스포인트 장치

RealView Debugger와 관련된 문맥에서 다른 트레이스포인트 장치와 결합하여 복합 트레이스포인트를 생성하는 연결된 트레이스포인트 내의 한 장치를 가리킵니다.

추가 참고: 연결된 트레이스포인트

트리거

브레이크포인트와 관련된 문맥에서 트리거는 타겟이 브레이크포인트에 도달했으며 관련 조건이 충족되었음을 알리는 작업을 가리킵니다.

트레이싱과 관련된 문맥에서 트리거는 프로세서를 중단하지 않은 상태에서 트레이스 수집을 중지하고 트리거 위치 주변의 트레이스 정보를 표시하도록 디버거에 명령하는 이벤트를 가리킵니다. 표시되는 정보는 버퍼 내에서의 트리거 위치에 따라 달라집니다.

표준 상태 TrustZone과 관련된 문맥에서 SCR(보안 구성 레지스터) NS 비트가 1이고 프로세서가 모니터 모드 이외의 모드에 있을 때의 프로세서 상태를 가리킵니다. 이때 코어에서는 보안 영역에 액세스할 수 없습니다.

추가 참고: 모니터 모드, 표준 영역, 보안 상태, 보안 영역 및 TrustZone

표준 영역 TrustZone과 관련된 문맥에서 코어가 표준 상태에 있을 때 액세스할 수 있는 모든 하드웨어(코어와 시스템 모두 포함)를 가리킵니다.

추가 참고: 모니터 모드, 표준 상태, 보안 상태, 보안 영역 및 TrustZone

표준 프레임 주소(CFA) DWARF에서 중단된 함수의 호출 프레임이 있는 위치를 지정하는 스택상의 주소를 나타냅니다.

프로그램 상태 레지스터(PSR) 현재 프로그램에 대한 정보와 현재 프로세서에 대한 정보가 들어 있습니다. SPSR(저장된 PSR)과 구별하기 위해 CPSR(현재 PSR)이라고도 합니다. SPSR에는 현재 함수가 호출될 때 PSR에 있던 값이 들어 있습니다. 이 값은 컨트롤이 반환될 때 복원됩니다.

EPSR(확장 프로그램 상태 레지스터)에는 ARM9E를 비롯한 일부 ARM 아키텍처 기반 프로세서에서 포화를 나타내는 데 사용하는 Q 비트라는 추가 비트가 들어 있습니다.

프로그램 이미지 참고: 이미지

프로그램 카운터(PC) ARM 아키텍처와 관련된 문맥에서 정수 레지스터 R15를 나타냅니다.

프로세서 상태 레지스터(PSR) 다양한 제어 비트 및 플래그가 들어 있는 레지스터입니다.

추가 참고: 현재 프로세서 상태 레지스터 및 저장된 프로세서 상태 레지스터

프로파일링 RealView Debugger 트레이스와 관련된 문맥에서 성능을 측정하거나 중요한 코드 영역을 확인하기 위해 디버깅할 프로그램을 실행하는 동안의 누적 통계를 가리킵니다.

필터링 RealView Debugger 트레이스와 관련된 문맥에서, RealView Debugger에서 이미 수행된 트레이스 캡처의 결과를 세부적으로 조정할 수 있게 해 주는 기능을 가리킵니다. 이 기능은 표시된 내용에서 관심 있는 영역을 구체화하려는 경우에 유용합니다.

하드웨어 브레이크포인트

비주입식 추가 하드웨어를 사용하여 구현되는 브레이크포인트입니다. 하드웨어 브레이크포인트는 위치가 ROM(*Read Only Memory*)이나 플래시 메모리에 있을 때 실행을 중단하는 유일한 방법입니다. 하드웨어 브레이크포인트를 사용하면 프로세서가 완전히 중단되는 경우도 있습니다. 따라서 일반적으로 실시간 시스템에는 적절하지 않습니다.

추가 참조: 조건부 브레이크포인트, 데이터 브레이크포인트, 명령어 브레이크포인트, 소프트웨어 브레이크포인트 및 무조건 브레이크포인트

하프워드

ARM 아키텍처와 관련된 문맥에서 16비트 단위의 정보로 정의됩니다. 다른 언급이 없는 한 해당 내용은 부호가 없는 정수로 간주됩니다.

향후 제공되지 않음

향후 제공되지 않음 옵션 또는 기능은 현재 사용하지 않는 것이 좋은 옵션 또는 기능으로서, 이후 버전의 제품에서 제거될 예정입니다.

현재 프로세서 상태 레지스터(CPSR)

제어 비트 및 플래그에 대한 현재 상태가 들어 있는 레지스터입니다.

추가 참조: 저장된 프로세서 상태 레지스터

확장 타겟 가시성(ETV)

확장 타겟 가시성은 RealView Development Suite에서 하드웨어 제조업체나 SoC 디자이너가 제공하는 칩 수준의 세부 정보와 같은 기본 타겟의 기능에 액세스할 수 있게 해 줍니다.

회로 내 에뮬레이터

회로가 작동하는 동안 해당 회로의 신호에 액세스하고 신호를 수정할 수 있게 해 주는 장치입니다.

힌트 명령어

힌트 명령어는 하드웨어에 하드웨어가 이용할 수 있는 정보를 제공합니다. 구현 시 힌트 명령어를 구현할지 여부를 선택할 수 있습니다. 힌트 명령어가 구현되어 있지 않으면 힌트 명령어는 NOP로 실행됩니다.

